



KOREAN PATENT ABSTRACTS(KR)

Document Code:A

(11) Publication No.1020020028258 (43) Publication Date. 20020417

(21) Application No.1020000059175

(22) Application Date. 20001009

(51) IPC Code:

H04L 27/18

(71) Applicant:

ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE

(72) Inventor:

HYUNG, CHANG HUI

JANG, U JIN

KIM, MIN GEON

LEE, GYEONG HO

MAENG, SEONG JAE

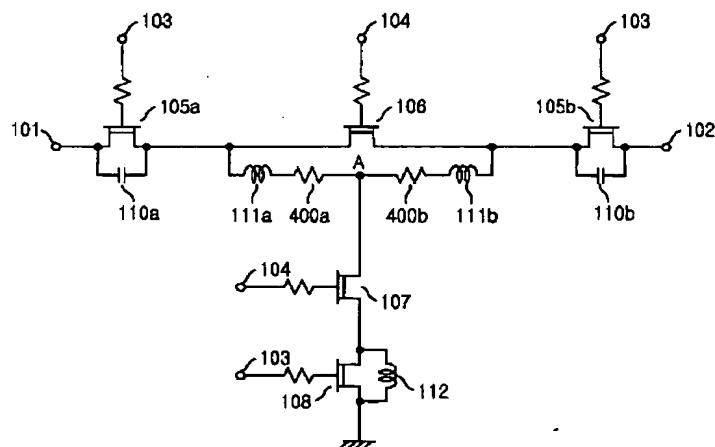
(30) Priority:

(54) Title of Invention

PHASE DISPLACEMENT UNIT HAVING LOW INSERTION LOSS VARIATION

Representative drawing

(57) Abstract:



PURPOSE: A phase displacement unit having a low insertion loss variation is provided, which has extremely low variation of an insertion loss within a designed frequency range, by making an insertion loss when operating as a low pass filter similar to an insertion loss when operating as a high pass filter.

CONSTITUTION: MESFET(105a,106,105b) are connected in serial between an input port(101) and an output port(102). A capacitor(110a) is connected between a source and a drain of the MESFET(105a). An inductor(111a), a resistor(400a), a resistor(400b) and an inductor(111b) are connected in serial from a source to a drain of the MESFET(106). And a capacitor (110b) is connected between a source and a drain of the MESFET(105b). Also, MESFET(107,108) are connected in serial between a connection node(A) of the resistors(400a,400b) and a ground, and an inductor(112) is connected between a source and a drain of a MESFET(108). Gates of each MESFET are connected to a resistor, and each MESFET receives a bias signal applied to signal ports(103,104) through the resistor.

© KIPO 2002

If display of image is failed, press (F5)

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. H04L 27/18	(11) 공개번호 (43) 공개일자	특2002-0028258 2002년04월17일
(21) 출원번호 10-2000-0059175		
(22) 출원일자 2000년10월09일		
(71) 출원인 한국전자통신연구원, 오길록 대한민국 305-350 대전 유성구 가정동 161번지		
(72) 발명자 장우진 대한민국 435-050 경기도군포시금정동725-28 맹성재 대한민국 305-333 대전광역시유성구어은동한빛아파트130-204 김민건 대한민국 305-390 대전광역시유성구전민동나래아파트102-801 형창희 대한민국 122-042 서울특별시은평구불광2동294-81층가호 이경호 대한민국 305-333 대전광역시유성구어은동한빛아파트102-1701		
(74) 대리인 특허법인 신성		
(77) 심사청구 있음		
(54) 출원명 삽입손실의 변화가 작은 위상변위기		

요약

본 발명은 능동소자의 스위칭 제어에 의해 저역 통과필터 또는 고역 통과필터로서 선택적으로 구동하는 위상변위기에 관한 것으로, 저역 통과필터로 동작할 때의 삽입손실을 인위적으로 크게하여 고역 통과필터로 동작할 때의 삽입손실과 비슷하게 함으로써 설계한 주파수 범위에서 삽입손실의 변화가 극히 작은 위상변위기를 제공하는데 그 목적이 있는 것으로, 이를 위하여 본 발명은 저역 통과필터로 동작 제어될 때 입력단자와 출력단자 사이에 직렬로 보상저항이 형성되며, 고역 통과필터로 제어될 때 상기 입력단자와 상기 출력단자 사이에 상기 보상저항이 형성되지 않도록 위상변위기를 설계하는 것이다.

대표도

도4

색인어

위상변위기, 저역통과필터, 고역통과필터, 삽입손실, 직렬보상저항

명세서**도면의 간단한 설명**

도1은 종래기술의 위상변위기 일예시를 나타내는 회로도,

도2는 도1의 위상변위기가 저역 통과 필터로서 동작할 때의 등가회로를 나타내는 상세한 회로도,

도3은 도1의 위상변위기가 고역 통과 필터로서 동작할 때의 등가회로를 나타내는 상세한 회로도,

도4는 본 발명의 바람직한 실시예에 따른 위상변위기의 구조를 나타내는 회로도.

도5는 도4의 위상변위기가 저역 통과 필터로서 동작할 때의 등가회로를 나타내는 상세한 회로도.

도6은 도4의 위상변위기가 고역 통과 필터로서 동작할 때의 등가회로를 나타내는 상세한 회로도.

도7은 본 발명과 종래기술의 위상변위기의 위상을 비교한 도면.

도8은 본 발명과 종래기술의 위상변위기에 의한 삽입손실의 변화를 비교한 도면.

* 도면의 주요 부문에 대한 부호의 설명 *

101 : 입력단자

102 : 출력단자

103 : 제1바이어스신호단자

104 : 제2바이어스신호단자

105a, 105b, 106, 107, 108 : MESFET

111a, 111b, 112 : 인덕터

4000a, 400b : 보상저항

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 능동소자의 스위칭 제어에 의해 저역 통과필터 또는 고역 통과필터로 동작하는 위상변위기에 관한 것으로, 설계한 주파수 범위에서 삽입손실(insertion loss) 변화가 작은 위상변위기에 관한 것이다.

위상변위기는 송수신 모듈에 쓰이는 회로의 일종으로 특히 위상 배열 안테나에 신호의 위상변화를 주기 위한 핵심부품으로 초고주파 레이다 및 위성의 안테나에 쓰이는 부품이다.

잘 알려진 바와 같이, 위상변위기는 능동소자인 MESFET(metal semiconductor field effect transistor)를 스위치 소자로 사용하기 위해 소스와 드레인을 입출력단자로 사용하고 게이트를 바이어스 조절단자로 사용하여 바이어스 조건에 따라 상기 MESFET가 스위칭되어 위상변위기가 저역통과필터 또는 고역 통과필터로 동작하게 된다.

도1은 종래기술에 따른 위상변위기의 일예를 보여주는 회로도이다.

도1에 도시된 종래의 위상변위기는 동작주파수는 10~13GHz인 T-구조 형태의 45° 위상변위기로서, 능동소자는 공핍형(Depletion mode) MESFET(105, 106, 107, 108)를 사용하고, 수동소자는 마이크로 스트립라인 인덕터(111, 112), MIM(Metal insulator metal) 커패시터(110) 및 이온주입 저항(109)을 사용한 것이다.

도1을 참조하여, 구체적인 회로 연결구성을 살피면, 입력단 101과 출력단 102 사이에는 MESFET 105a, 106 및 105b가 직렬 접속되어 있다. MESFET 105a의 소스단 및 드레인단 사이에는 커패시터 110a가 접속되어 있고, MESFET 106의 소스단 및 드레인단 사이에는 인덕터 111a 및 111b가 직렬 접속되어 있으며, MESFET 105b의 소스단 및 드레인단 사이에는 커패시터 111b가 접속되어 있다. 또한 상기 인덕터 111a 및 111b의 접속노드 A와 접지단 사이에는 MESFET 107과 108이 직렬 접속되어 있고 MESFET 108의 소스단 및 드레인단 사이에는 인덕터 112가 접속되어 있다. 각 MESFET의 게이트는 저항 109이 접속되어 있어 이를 통해 바이어스신호단자 103 및 104에 인가된 바이어스신호를 전달받는다.

상기한 구조의 위상변위기는 각 MESFET의 게이트 바이어스 조건에 따라 저역 통과필터 및 고역 통과필터로 동작하게 되는바, 이를 이하에서 살펴본다.

도2는 저역 통과필터로 동작할 때 도1의 등가회로를 나타낸다. 도1 및 도2를 참조하면, 제1바이어스신호단자 103에 +0.7V를 인가하고 제2바이어스신호단자 104에 -3.8V를 인가하면, MESFET 105 및 108은 온 되고 MESFET 106 및 107은 오프된다. 이때 온된 MESFET 105 및 108은 매우 작은 저항으로 동작하고, 오프된 MESFET 106 및 107은 캐패시터와 매우 큰 병렬 저항으로 동작한다. 그리고, 회로분석을 쉽게 하기 위하여 오프된 MESFET 106 및 107은 커패시터 106c와 107c로 간략화하고 온된 MESFET 105 및 108은 매우 작은 저항이므로 0Ω으로 가정하면,

커패시터 110과 인덕터 112가 등가회로상 없는 것과 같으므로 도1은 도2와 같은 저역 통과필터로서 동작하게 된다.

도3은 고역 통과필터로 동작할 때 도1의 등가회로를 나타낸다. 도1 및 도3을 참조하면, 제1바이어스신호단자 103에 -3.8V를 인가하고 제2바이어스신호단자 104에 +0.7V를 인가하면 MESFET 105 및 108은 오프되고 MESFET 106 및 107은 온된다. 이때 오프된 MESFET 105 및 108은 캐패시터와 매우 큰 병렬 저항으로 동작하고, 온된 MESFET 106 및 107은 매우 작은 저항으로 동작한다. 역시 회로분석을 쉽게 하기 위하여 오프된 MESFET 105 및 108은 커패시터 105c 및 108c로 간략화되고 온된 MESFET 106 및 107은 매우 작은 저항이므로 0Ω으로 가정하면, 도1의 위상변위기는 도3과 같이 고역 통과필터로 동작하게 된다.

상기 도1의 위상변위기는 스위치로 사용되는 MESFET의 게이트 바이어스 조건에 따라 저역 통과필터 또는 고역 통과필터로 동작하게 되는 바, 도2의 저역 통과필터와 도3의 고역 통과필터의 위상 차이가 위상변위기의 위상을 결정하게 되며, 도1의 위상변위기는 시뮬레이션 결과를 나타내는 도7에서 도시된 바와 같이 원하는 위상차 45°를 얻는다.

한편, 삽입손실 변화는 저역 통과필터로 동작할 때의 삽입손실과 고역 통과필터로 동작할 때의 삽입손실의 차이가 되는데, 삽입손실의 변화를 나타내는 도8에서 도시된 바와 같이 도1의 위상변위기는 설계 주파수인 10~13GHz 중에서 낮은 주파수 10~11GHz에서 위상변위기의 삽입손실 변화가 크게 발생하는 문제점을 갖고 있다.

즉, 저역 통과필터 등가회로인 도2에서, 입력단자 101을 통과한 신호중 일부는 상기 커패시터 106c를 통하여 출력단자 102로 전달되며, 다른 일부는 인덕터 111a를 거쳐 출력단자 102로 전달되는데, 10~11GHz의 신호보다 상대적으로 높은 주파수인 12~13GHz의 신호 중에서 일부는 커패시터 107c로 전달되어 접지(ground)로 손실된다. 이와 같은 현상은 도8에 점선으로 표시된 것(종래기술 103: +0.7V, 104: -3.8V)과 같이 상대적으로 높은 주파수인 12~13GHz에서 삽입손실이 크게 나타난다.

또한, 고역 통과필터 등가회로인 도3에서, 입력단자 101을 통과한 신호는 상기 커패시터 105c 및 111c를 통하여 출력단자 102로 전달되는데, 이때 12~13GHz의 신호보다 상대적으로 낮은 주파수인 10~11GHz의 신호 중에서 일부는 인덕터로 111a, 111b, 112로 전달되어 접지로 손실된다. 이와 같은 현상은 도8에 점선으로 표시된 것(종래기술 103: -3.8V, 104: +0.7V)과 같이 상대적으로 높은 주파수인 12~13GHz에서 삽입손실이 크게 나타난다.

따라서, 종래 위상변위기는 설계한 주파수 범위에서 상대적으로 낮은 주파수인 10~11GHz에서 삽입손실 변화가 크게 나타나게 된다.

위상변위기의 삽입손실의 변화가 크면 위상변위기를 사용하는 시스템의 주파수에 대한 이득이 변하게 되며, 이것은 위상변위기를 채용한 시스템 전체의 성능을 저하시키는 원인이 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 종래기술의 문제점을 해결하기 위하여 안출된 것으로써, 저역 통과필터로 동작할 때의 삽입손실을 인위적으로 크게 하여 고역 통과필터로 동작할 때의 삽입손실과 비슷하게 함으로써 설계된 주파수 범위에서 삽입손실의 변화가 극히 작은 위상변위기를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명의 위상변위기는, 능동소자의 스위칭 제어에 의해 저역 통과필터 또는 고역 통과필터로서 선택적으로 구동하는 위상변위기에 있어서, 저역 통과필터로 동작 제어될 때 입력단자와 출력단자 사이에 직렬로 보상저항이 형성되어, 고역 통과필터로 동작 될 때 상기 입력단자와 상기 출력단자 사이에 상기 보상저항이 형성되지 않도록 설계된 것을 특징으로 한다.

또한 본 발명은 입력단자로 부터 출력단자로 차례로 직렬 접속되어, 게이트로 제1바이어스신호를 인가받는 제1MESFET, 게이트로 제2바이어스신호를 인가받는 제2MESFET 및 게이트로 상기 제1바이어스신호를 인가받는 제3MESFET; 상기 제2MESFET의 소스단으로부터 드레인단으로 직렬 접속된 제1인덕터, 제1저항, 제2저항 및 제2인덕터; 상기 제1저항과 상기 제2저항의 접속노드로부터 접지단으로 직렬 접속되어, 게이트로 상기 제1바이어스신호를 인가받는 제4MESFET 및 게이트로 상기 제1바이어스신호를 인가받는 제5MESFET; 및 상기 제5MESFET의 소스단과 드레인단 사이에 접속된 제3인덕터를 포함하여 이루어진 것을 특징으로 한다.

이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부한 도면을 참조하여 설명하기로 한다.

도4는 본 발명의 바람직한 실시예에 따른 위상변위기를 나타내는 회로도이다. 도4에서 설명의 이해를 돋기 위해 종래기술의 도1과 동일한 구성 요소에 대해서는 동일한 도면부호를 부여하였다.

도4를 참조하여 구체적인 회로 연결구성을 살피면, 입력단자 101과 출력단자 102 사이에는 MESFET 105a, 106 및 105b가 직렬 접속되어 있다. MESFET 105a의 소스단 및 드레인단 사이에는 커패시터 110a가 접속되어 있고, MESFET 106의 소스단으로부터 드레인단으로는 인덕터 111a, 저항 400a, 저항 400b 및 인덕터 111b가 직렬 접속되어 있으며, MESFET 105b의 소스단 및 드레인단 사이에는 커패시터 111b가 접속되어 있다. 또한 상기 저항 400a과 저항 400b의 접속노드 A와 접지단 사이에는 MESFET 107과 108이 직렬 접속되어 있고 MESFET 108의 소스단 및 드레인단 사이에는 인덕터 112가 접속되어 있다. 각 MESFET의 게이트는 저항 109이 접속되어 있어 이를 통해 바이어스신호단자 103 및 104에 인가된 바이어스신호를 전달받는다.

종래와 동일하게 능동소자는 공필형(Depletion mode) MESFET(105, 106, 107, 108)를 사용하고, 수동소자는 마이크로 스트립라인 인덕터(111, 112), MIM(Metal insulator metal) 커패시터(110) 및 이온주입 저항(109)을 사용하되, 저항 400a 및 400b는 박막 저항(Thin Film Resistor : 20Ω)으로 구현하였다.

상기한 구조의 위상변위기는 각 MESFET의 게이트 바이어스 조건에 따라 저역 통과필터 및 고역 통과필터로 동작하게 되며, 아울러 저역 통과필터로 동작할 때 상기 저항 400a 및 400b에 의해 설계한 주파수 대역 중 낮은 주파수 대역에서 삽입손실이 상대적으로 크게 나타나고, 이에 의해 설계한 주파수에 대역 전체에서 삽입손실의 변화가 작아지게 되는 바, 이러한 본 발명의 특징적 동작을 이하에서 살펴본다.

도5는 저역 통과필터로 동작할 때 도4의 등가회로를 나타낸다. 도4 및 도5를 참조하면, 제1바이어스신호단자 103에 +0.7V를 인가하고 제2바이어스신호단자 104에 -3.8V를 인가하면, MESFET 105a, 105b 및 108은 온 되고 MESFET 106 및 107은 오프된다. 이때 온된 MESFET 105a, 105b 및 108은 매우 작은 저항으로 동작하고, 오프된 MESFET 106 및 107은 캐퍼시터와 매우 큰 병렬저항으로 동작한다. 그리고, 회로분석을 쉽게 하기 위하여 오프된 MESFET 106 및 107은 커패시터 106c와 107c로 간략화하고 온된 MESFET 105a, 105b 및 108은 매우 작은 저항이므로 0Ω으로 가정하면, 커패시터 110과 인덕터 112가 등가회로상 없는 것과 같으므로 도4은 도5와 같은 저역 통과필터로서 동작하게 된다.

입력단자 101을 통과한 신호중 일부는 상기 커패시터 106c를 통하여 출력단자 102로 전달되며, 다른 일부는 인덕터 111a를 거치고 보상저항 400a 및 400b를 예 의해 일정한 손실을 갖게 된 후 출력단자 102로 전달되며, 10~11GHz의 신호보다 상대적으로 높은 주파수인 12~13GHz의 신호 중에서 일부는 커패시터 107c로 전달되어 접지(ground)로 손실된다.

도6은 고역 통과필터로 동작할 때 도1의 등가회로를 나타낸다. 도4 및 도6을 참조하면, 제1바이어스신호단자 103에 -3.8V를 인가하고 제2바이어스신호단자 104에 +0.7V를 인가하면 MESFET 105 및 108은 오프되고 MESFET 106 및 107은 온된다. 이때 오프된 MESFET 105 및 108은 캐패시터와 매우 큰 병렬저항으로 동작하고, 온된 MESFET 106 및 107은 매우 작은 저항으로 동작한다. 역시 회로분석을 쉽게 하기 위하여 오프된 MESFET 105 및 108은 커패시터 105c 및 108c로 간략화되고 온된 MESFET 106 및 107은 매우 작은 저항이므로 0Ω으로 가정하면, 도1의 위상변위기는 도3과 같이 고역 통과필터로 동작하게 된다.

입력단자 101을 통과한 신호는 상기 커패시터 105c 및 111c를 통하여 출력단자 102로 전달되는데, 이때 12~13GHz의 신호보다 상대적으로 낮은 주파수인 10~11GHz의 신호 중에서 일부는 인덕터로 111a, 111b, 112과 저항 400a 및 400b로 전달되어 점지로 손실된다. 이와 같은 현상은 도8에 실선으로 표시된 것(본 발명 103: -3.8V, 104: +0.7V)과 같이 상대적으로 낮은 주파수인 10~11GHz에서 삽입손실이 크게 나타난다.

도5 및 도6에서 주목하여야 할 점은 저역 통과필터로 구동할 때(도4 참조) 입력단자 101과 출력단자 102 사이에 저항 400a 및 400b가 직렬로 형성되고, 고역 통과필터 구동할 때(도6 참조) 저항 400a 및 400b가 입력단자 101과 출력단자 102 사이에서 형성되지 않고 점지단과의 사이에서 병렬로 형성되므로, 상기 보상저항 400a 및 400b에 의해 저역 통과필터 구동시 삽입손실이 상대적으로 커지게 된다는 점이다.

도7은 본 발명과 종래기술의 위상변위기의 위상을 비교한 도면이다. 도7을 참조하면, 본 발명 역시 원하는 위상차인 45도의 위상을 얻게 되는 것을 알 수 있다.

도8은 본 발명과 종래기술의 위상변위기에 의한 삽입손실의 변화를 비교한 도면이다.

도8을 참조하면, 절선으로 표시되어 있는 것은 종래 기술의 위상변위기가 저역 통과필터 및 고역 통과필터로써 동작할 때의 삽입손실을 나타낸 것이고 실선으로 나타낸 것은 본 발명의 위상변위기가 저역 통과 필터 및 고역 통과 필터로써 동작할 때의 삽입손실을 나타낸 것이다. 종래기술의 위상변위기에서 저역 통과필터로써 동작할 때의 삽입 손실과 고역 통과필터로써 동작할 때의 삽입손실을 비교할 때 주파수에 따라서 큰 차이가 있음을 알 수 있다. 또한, 본 발명의 위상변위기에서 저역 통과필터로써 동작할 때의 삽입 손실과 고역 통과필터로써 동작할 때의 삽입손실을 비교할 때 10GHz ~ 13GHz의 동작 주파수 중 중간 주파수에서는 삽입손실의 차이가 거의 없고 전반적으로 작은 삽입손실을 보이는 것을 알 수 있다.

즉, 종래기술의 위상변위기는 설계 주파수인 10GHz ~ 13GHz에서 삽입손실의 변화가 0dB 내지 0.29dB 정도이고, 본 발명의 위상변위기는 0dB ~ 0.17dB로써 41% 정도 삽입손실 변화가 향상됨을 알 수 있다.

따라서, 종래기술의 위상변위기와 본 발명의 위상변위기를 비교하면, 상기 도7과 도8에서 도시된 바와 같이 본 발명의 위상변위기 위상은 종래기술의 위상변위기와 거의 같게 얻어지며 삽입손실 변화는 종래기술의 위상변위기에 비해 매우 작은 것으로 나타나서 삽입손실의 변화 특성이 향상됨을 알 수 있다.

이상에서 설명한 본 발명은 동작주파수가 10~13GHz인 T-구조 형태의 45° 위상변위기를 실시예로써 설명한 것으로, 본 발명은 T-구조 이외의 다른 구조의 위상변위기에서도 적용할 수 있으며, 동작주파수가 10~13GHz 대역이 아니더라도 적용될 수 있고, 역시 45°이외의 다른 위상을 얻기 위한 위상변위기에서도 본 발명은 적용된다.

이렇듯, 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 전문가라면 본 발명의 기술 사상의 범위내에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

발명의 효과

상기와 같이 본 발명은 위상변위기에 직렬 보상 저항을 사용함으로써 삽입손실의 변화를 작게 하여 위상변위기를 사용하는 시스템 전체의 성능을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

능동소자의 스위칭 제어에 의해 저역 통과필터 또는 고역 통과필터로서 선택적으로 구동하는 위상변위기에 있어서,

저역 통과필터로 동작 제어될 때 입력단자와 출력단자 사이에 직렬로 보상저항이 형성되며, 고역 통과필터로 동작 제어될 때 상기 입력단자와 상기 출력단자 사이에 상기 보상저항이 형성되지 않도록 설계된 것을 특징으로 하는 위상변위기.

청구항 2.

입력단자로부터 출력단자로 차례로 직렬 접속되며, 게이트로 제1바이어스신호를 인가받는 제1MESFET, 게이트로 제2바이어스신호를 인가받는 제2MESFET 및 게이트로 상기 제1바이어스신호를 인가받는 제3MESFET;

상기 제2MESFET의 소스단으로부터 드레인단으로 직렬 접속된 제1인덕터, 제1저항, 제2저항 및 제2인덕터;

상기 제1저항과 상기 제2저항의 접속노드로부터 점지단으로 직렬 접속되며, 게이트로 상기 제1바이어스신호를 인가받는 제4MESFET 및 게이트로 상기 제1바이어스신호를 인가받는 제5MESFET; 및

상기 제5MESFET의 소스단과 드레인단 사이에 접속된 제3인덕터

를 포함하여 이루어진 것을 특징으로 하는 위상변위기.

청구항 3.

제2항에 있어서.

상기 제1MESFET의 소스단과 드레인단 사이에 접속된 제1커패시터; 및

상기 제3MESFET의 소스단과 드레인단 사이에 접속된 제2커패시터를 더 포함하는 것을 특징으로 하는 위상변위기.

청구항 4.

제2항에 있어서.

상기 제1 및 제2 및 제3 인덕터는 각각 마이크로 스트립 라인이고, 상기 제1 및 제2 저항은 각각 박막 저항임을 특징으로 하는 위상변위기.

청구항 5.

제2항에 있어서.

상기 제1, 제1, 제3, 제4 및 제5 MESFET는 각각 공필모드 MESFET임을 특징으로 하는 위상변위기.

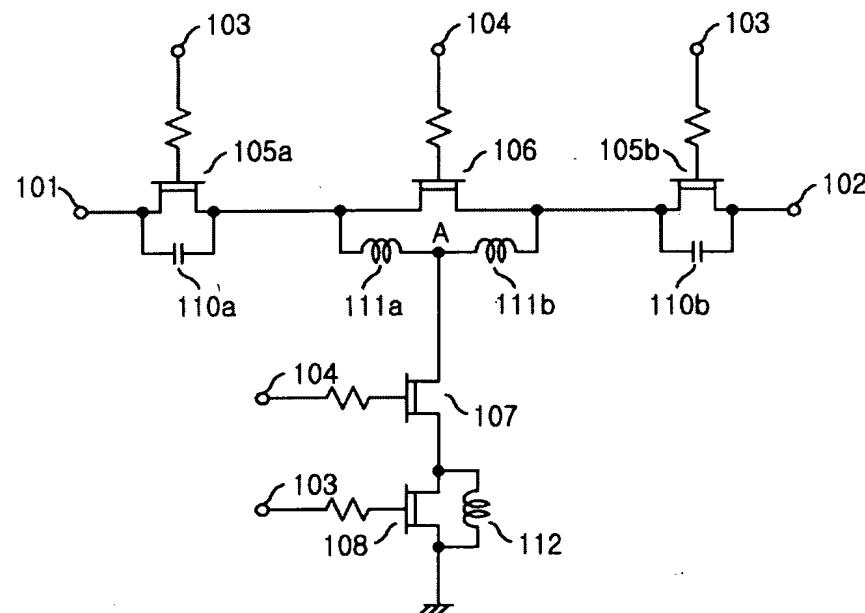
청구항 6.

제2항에 있어서.

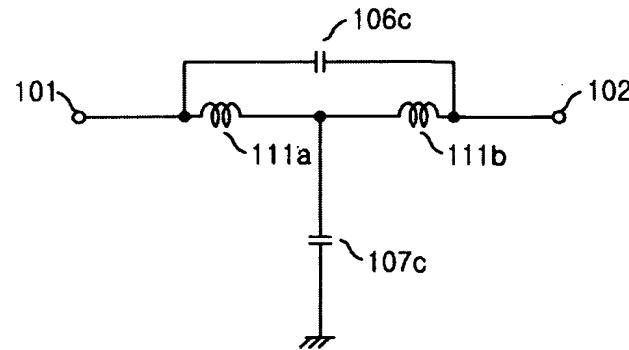
상기 제1, 제1, 제3, 제4 및 제5 MESFET의 각 게이트는 각각 이온주입 저항을 통해 바이어스신호를 인가받음을 특징으로 하는 위상변위기.

도면

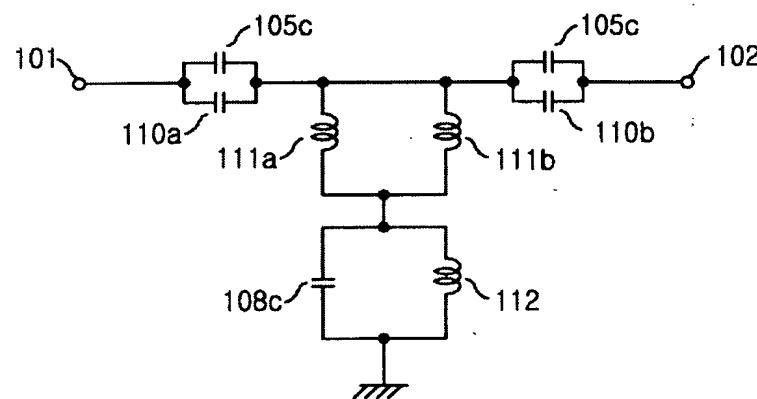
도면 1



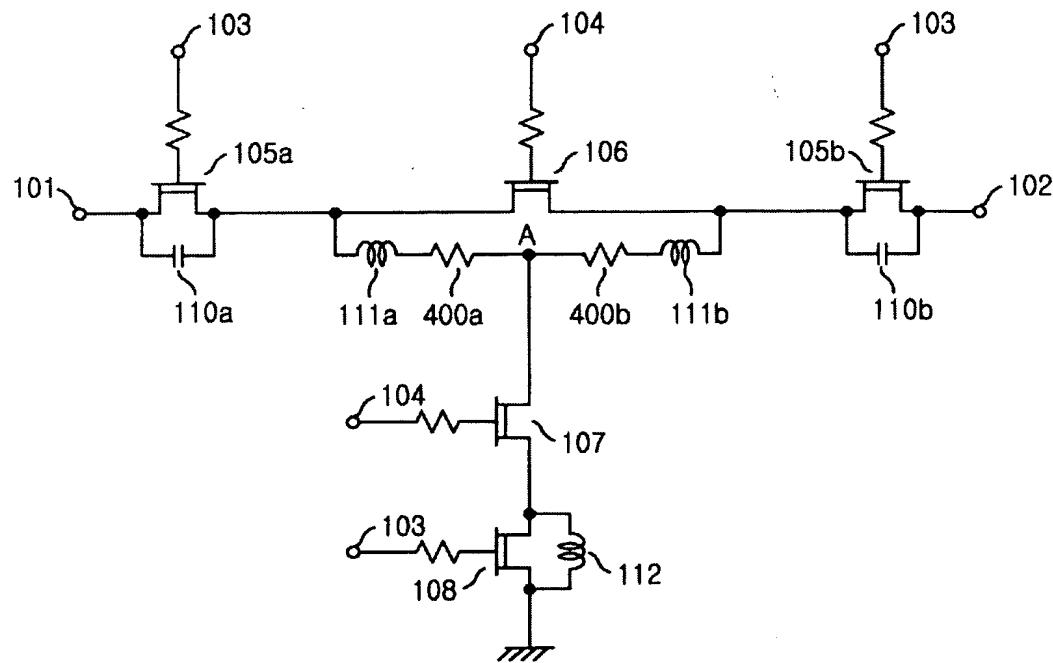
도면 2



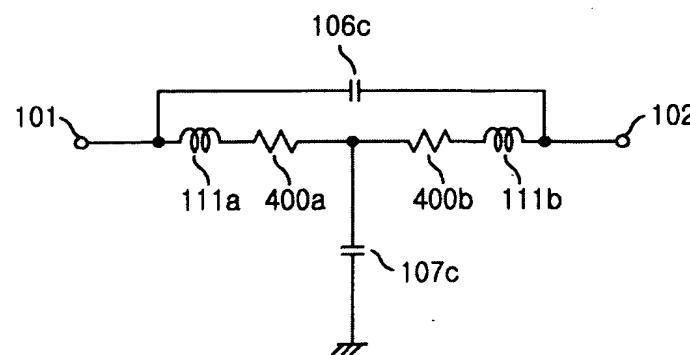
도면 3



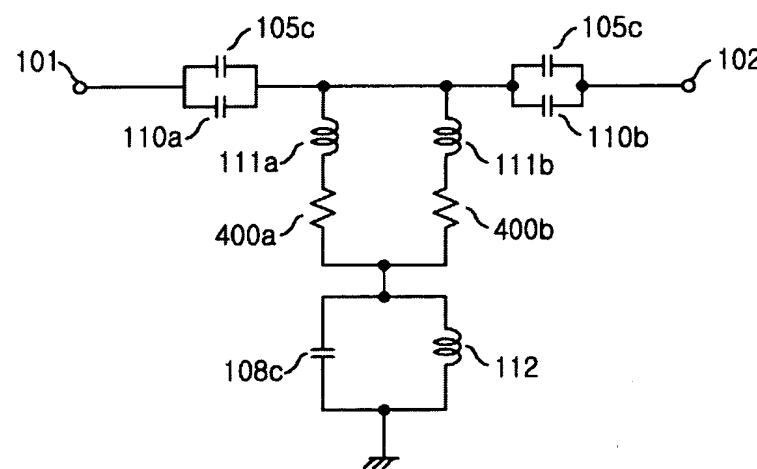
도면 4



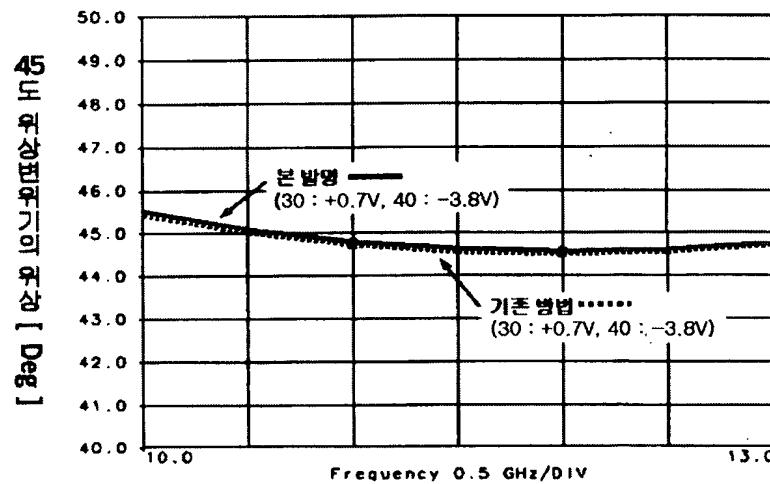
도면 5



도면 6



도면 7



도면 8

